

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-162646

(43)Date of publication of application : 07.06.2002

(51)Int.Cl.

G02F 1/1368

G02F 1/1335

G02F 1/1343

G09F 9/30

H01L 29/786

H01L 21/336

(21)Application number : 2000-361080

(71)Applicant : SONY CORP

(22)Date of filing : 28.11.2000

(72)Inventor : FUJINO MASAHIRO

(30)Priority

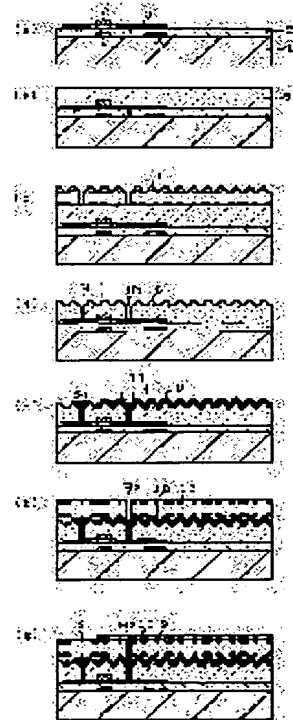
Priority number : 2000281012 Priority date : 14.09.2000 Priority country : JP

(54) REFLECTION TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To simplify the manufacturing process of an active matrix reflection type liquid crystal display device to enhance productivity.

SOLUTION: In a method for manufacturing the active matrix reflection type liquid crystal display device, a stage A for forming an interlayer insulating film 5 on a silicon film 3 on which a source S and a drain D of a TFT are formed, a stage B for forming a photoresist layer 6 on the interlayer insulating film 5, a stage C for patterning the photoresist layer 6 in a specific pattern using a mask having a pattern of resolution limit or below formed in a part corresponding to a reflection electrode 10 to be formed as a photo mask 20 of the photoresist layer 6 and a stage D for etching the interlayer insulating film 5 using the photoresist layer 6 patterned in the stage C as an etching mask are performed as the stages for forming and processing the interlayer insulating film. After the stage D, a source electrode S1, a signal wiring, a drain electrode D1 and a reflection electrode 10 are simultaneously formed by depositing a metal film 11.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It has an interlayer insulation film on the silicon film with which the source and the drain of TFT are formed. It is the manufacture approach of a active-matrix mold reflective mold liquid crystal display of having the reflector with which surface irregularity was formed on the interlayer insulation film. As a formation / processing process of an interlayer insulation film The process which forms an interlayer insulation film on the silicon film with which the following source and the following drain of process A-DA.TFT are formed, B. They are the process which forms a photoresist layer on an interlayer insulation film, and the process which carries out patterning of the C. photoresist layer with a FOTORISO graphic method. So that the photoresist layer corresponding to the formation part of the contact hole formed in the interlayer insulation film on the source or a drain can be removed thoroughly and surface irregularity may be formed in the photoresist layer corresponding to the formation part of a reflector The photoresist layer which carried out patterning at the process which uses the mask with which the pattern below a resolution limitation is formed in the formation part of a reflector as a photo mask of a photoresist layer, and the D. process C is used as an etching mask. The interlayer insulation film of the formation part of a contact hole is the manufacture approach of a liquid crystal display of having the process which carries out opening thoroughly, and etches an interlayer insulation film into the interlayer insulation film of the formation part of a reflector so that surface irregularity may be formed.

[Claim 2] The manufacture approach of the liquid crystal display according to claim 1 which carries out a reflow of the photoresist layer which carried out patterning at Process C, and is used as the etching mask of Process D.

[Claim 3] The manufacture approach of the liquid crystal display according to claim 1 which uses the photo mask of the pattern corresponding to the configuration of the surface irregularity in Process C so that the surface irregularity which makes the reflection factor of a reflector high in the specific direction may be formed in an interlayer insulation film.

[Claim 4] The source electrode and signal wiring which flow with the source through a contact hole by membrane formation of E. metal membrane after Process D, And the process which forms a drain, the flowing drain electrode, and a reflector simultaneously through a contact hole, F. The process which carries out patterning of the protective coat so that a protective coat may be formed and the formation part of the contact hole on a drain electrode may carry out opening, G. The manufacture approach of a liquid crystal display according to claim 1 of performing the process which you form [process] the transparence electric conduction film on a protective coat, and makes it flowing through the transparence electric conduction film and a reflector through a contact hole one by one.

[Claim 5] In the process which forms a protective coat from a photoresist and carries out patterning of the protective coat in Process F So that the protective coat corresponding to the formation part of the contact hole on a drain electrode can be removed thoroughly and surface irregularity may be formed in the protective coat corresponding to the formation part of a reflector The manufacture approach of the liquid crystal display according to claim 4 which carries out patterning with a FOTORISO graphic method as a photo mask of a protective coat using the mask with which the pattern below a resolution limitation is formed in the formation part of a reflector.

[Claim 6] The manufacture approach of a liquid crystal display according to claim 4 or 5 that the thickness of a protective coat is adjusted so that the cel gap of a liquid crystal display cel may be set to $1/4\lambda$.

[Claim 7] The manufacture approach of a liquid crystal display according to claim 1 of performing the process which you form [process] the transparence electric conduction film on the source, the flowing source electrode, signal wiring and the process which forms a drain, the flowing drain electrode, and a reflector simultaneously through a contact hole, and Gy. reflector, and makes it flowing through the transparence electric conduction film and a reflector through a contact hole by membrane formation of E. metal membrane after Process D one by one.

[Claim 8] The manufacture approach of a liquid crystal display according to claim 1 of performing the process which you form [process] a reflector through a contact hole at the source, the flowing source electrode, signal wiring, and a list by membrane formation of a drain, the process which forms simultaneously a pattern including the formation part of the flowing drain electrode and a reflector, and Gx. metal membrane, and makes it flowing through a reflector and the transparence electric conduction film through a contact hole by membrane formation of Ex. transparence electric conduction film after Process D one by one.

[Claim 9] The liquid crystal display with which it is the active-matrix mold reflective mold liquid crystal display which has an insulating layer on the silicon film with which the source and the drain of TFT are formed, and has the reflector with which surface irregularity was formed on the insulating layer, and said insulating layer is formed from much more insulator layer.

[Claim 10] The liquid crystal display according to claim 9 through which the transparence electric conduction film was formed on the reflector, and the transparence electric conduction film and a reflector have flowed.

[Claim 11] The liquid crystal display according to claim 10 with which a protective coat is prepared between a reflector and the transparence electric conduction film, and the cel gap of a liquid crystal display cel is set as $1/4\lambda$.

[Claim 12] The liquid crystal display according to claim 11 with which surface irregularity is formed in the transparence electric conduction film on a reflector.

[Claim 13] The liquid crystal display according to claim 9 with which the laminating of the reflector is carried out through the transparence electric conduction film on the insulating layer.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the technique of aiming at compaction of a production

process, in the production process of a reflective mold liquid crystal display by forming simultaneously the surface irregularity configuration of a reflector, and the contact hole on the source or a drain in the interlayer insulation film on the silicon film with which the source and the drain of TFT are formed.

[0002]

[Description of the Prior Art] Conventionally, the driving-side TFT substrate of the active-matrix mold reflective mold liquid crystal display currently formed from the reflector from which the electrode of a pixel serves as a reflective diffusion plate with surface irregularity is manufactured as shown in drawing 13. In addition, although drawing 13 shows the production process about the liquid crystal display which has TFT of bottom product gate structure in pixel structure, what has TFT of top gate structure in pixel structure is fundamentally manufactured at the same process.

[0003] First, as shown in drawing 13 (a), a metal membrane is formed on the transparence substrate 1, by carrying out dry etching using a FOTORISO graphic method, Gate G and the auxiliary capacity electrode Cs are formed, the laminating of the gate dielectric film 2 is carried out, and the polish recon film 3 is formed further.

[0004] Next, for the impurity impregnation prevention to the channel section at the time of impurity doping to a source field and a drain field, a stopper 4 is formed in self align to Gate G on the polish recon film 3 used as the channel section, and impurity doping is performed to a source field and a drain field.

[0005] Then, the polish recon film 3 is separated in the shape of an island using a photoresist process and an etching process, and a low-temperature polish recon thin film transistor (TFT) is formed.

[0006] Next, an interlayer insulation film 5 is formed (drawing 13 (b)). And in order to form a contact hole in this interlayer insulation film 5, first, a photoresist layer 6 is formed on an interlayer insulation film 5, and as a photo mask, the formation part of a contact hole carries out patterning of the photoresist layer 6 with a FOTORISO graphic method using the mask of the pattern which is carrying out opening (drawing 13 (c)), etches an interlayer insulation film 5 by making this into an etching mask, and forms a contact hole H1 in an interlayer insulation film 5 (drawing 13 (d)).

[0007] Next, the source S of TFT, the source electrode S1 which leads, signal wiring, and the drain electrode D1 which leads to the drain D of TFT through a contact hole H1 are formed through a contact hole H1 by forming a metal membrane by a spatter etc. and performing etching processing (drawing 13 (e)).

[0008] Next, the concavo-convex configuration used as the substrate of the surface irregularity configuration of a reflector of having reflective diffusing power is formed as follows using two layers which consist of photoresist ingredients. First, the first pass 7 which forms the basic structure of a concavo-convex configuration is formed with a FOTORISO graphic method using a photoresist ingredient (drawing 13 (f)). At this time, what carries out opening of the 2nd contact hole H2 for taking the source electrode S1 or the drain electrode D1, and a flow is used as a photo mask. next, the second which improves a reflection property -- layer 8 -- the same photoresist ingredient as the first pass 7 -- using -- photograph RISOGURAFU -- it forms by law (drawing 13 (g)). At this time, what carries out opening of the 3rd contact hole H3 for taking the drain electrode D1 and a flow is used like the first pass 7 as a mask. In this way, the surface irregularity configuration which serves as the first pass 7 from the two-layer structure of 8 the second layer is formed.

[0009] Next, a metal membrane with high reflection factors, such as aluminum and Ag, is formed in the pixel section, and a reflector 10 is formed using a FOTORISO graphic method (drawing 13 (h)).

[0010] In this way, a driving-side TFT substrate is completed. The orientation film is applied to this TFT substrate, and a light filter and the opposite substrate with which the opposite transparent electrode was formed, orientation processing is performed, lamination and liquid crystal are poured in for both substrates by the sealant using gap material, and a liquid crystal display panel is obtained by closing so that both substrates may maintain a suitable gap.

[0011]

[Problem(s) to be Solved by the Invention] By the manufacture approach of the driving-side TFT substrate of the conventional active-matrix mold reflective mold liquid crystal display shown in drawing 13 Since the process which forms 8 [layer / second] with the first pass 7 which consists of a photoresist ingredient, and carries out patterning with a FOTORISO graphic method, respectively in order to give a predetermined surface irregularity configuration to a reflector 10 is required, Between the silicon film and reflectors 10 with which Source S and Drain D of TFT are formed eventually There are many routing counters and there is a problem that a manufacturing cost is high -- the insulating layers of a total of three layers including an interlayer insulation film 5 will be formed, and the source electrode S1, the drain electrode S2, and a reflector 10 are formed at another process.

[0012] Then, this invention simplifies the production process of a active-matrix mold reflective mold liquid crystal display, and aims at raising productivity.

[0013]

[Means for Solving the Problem] this invention person prepares a photoresist layer in the interlayer insulation film on the silicon film with which the source and the drain of TFT are formed in the production process of a reflective mold liquid crystal display. By carrying out patterning of the photoresist layer with a FOTORISO graphic method using a specific photo mask The configuration corresponding to the surface irregularity of a reflector is simultaneously formed in opening corresponding to the contact hole on the source or a drain, and a photoresist layer. Subsequently, by etching an interlayer insulation film by using the photoresist layer as an etching mask, the contact hole and the surface irregularity configuration of a reflector could be simultaneously formed in the interlayer insulation film, and it found out that the production process of a liquid crystal display could be shortened substantially by this.

[0014] Namely, this invention has an interlayer insulation film on the silicon film with which the source and the drain of TFT are formed. It is the manufacture approach of a active-matrix mold reflective mold liquid crystal display of having the reflector with which surface irregularity was formed on the interlayer insulation film. As a formation / processing process of an interlayer insulation film The process which forms an interlayer insulation film on the silicon film with which the following source and the following drain of process A-DA.TFT are formed, B. They are the process which forms a photoresist layer on an interlayer insulation film, and the process which carries out patterning of the C. photoresist layer with a FOTORISO graphic method. So that the photoresist layer corresponding to the formation part of the contact hole formed in the interlayer insulation film on the source or a drain can be removed thoroughly and surface irregularity may be formed in the photoresist layer corresponding to the formation part of a reflector The photoresist layer which carried out patterning at the process which uses the mask with which the pattern below a resolution limitation is formed in the formation part of a reflector as a photo mask of a photoresist layer, and the D. process C is used as an etching mask. Opening of the interlayer insulation film of the formation part of a contact hole is carried out thoroughly, and the manufacture approach of a liquid crystal display of having the process which etches an interlayer insulation film into the interlayer insulation film of the formation part of a reflector so that surface irregularity may be formed is offered.

[0015] It sets to this manufacture approach especially. By membrane formation of E. metal membrane after Process D The source electrode and signal wiring which flow with the source through a contact hole, And the process which forms a drain, the flowing drain electrode, and a reflector simultaneously through a contact hole, F. The process which carries out patterning of the protective coat so that a protective coat may be formed and the formation part of the contact hole on a drain electrode may carry out opening, G. Form the transparence electric conduction film on a protective coat, offer the approach of performing the process which makes it flowing through the transparence electric conduction film and a reflector through a contact hole one by one, and it sets at Process F further. In the process which forms a protective coat from a photoresist and carries out patterning of the protective coat in Process F So that the protective coat corresponding to the formation part of the contact hole on a

drain electrode can be removed thoroughly and surface irregularity may be formed in the protective coat corresponding to the formation part of a reflector. The approach of carrying out patterning with a FOTORISO graphic method as a photo mask of a protective coat using the mask with which the pattern below a resolution limitation is formed in the formation part of a reflector is offered.

[0016] Moreover, in the above-mentioned manufacture approach, the approach of performing the process which you form [process] the transparence electric conduction film on the process which forms a drain, the flowing drain electrode, and a reflector simultaneously, and Gy. reflector, and makes it flowing through the transparence electric conduction film and a reflector one by one through the source, the flowing source electrode, signal wiring, and a contact hole through a contact hole is offered by membrane formation of E. metal membrane after Process D.

[0017] Furthermore, the approach of performing the process which you form [process] a reflector through a contact hole at the source, the flowing source electrode, signal wiring, and a list by membrane formation of a drain, the process which forms simultaneously a pattern including the formation part of the flowing drain electrode and a reflector, and Gx. metal membrane, and makes it flowing through a reflector and the transparence electric-conduction film one by one through a contact hole offers in the above-mentioned manufacture approach by membrane formation of after Process D and the Ex. transparence electric-conduction film.

[0018] Moreover, this invention has an insulating layer on the silicon film with which the source and the drain of TFT are formed, is a active-matrix mold reflective mold liquid crystal display which has the reflector with which surface irregularity was formed on the insulating layer, and offers the liquid crystal display with which said insulating layer is formed from much more insulator layer.

[0019] Especially, in this liquid crystal display, the transparence electric conduction film is formed on a reflector, further, a protective coat is prepared between a reflector and the transparence electric conduction film, and the mode by which surface irregularity is formed in the transparence electric conduction film on a reflector is offered in the mode through which the transparence electric conduction film and a reflector have flowed, the mode by which the cel gap of a liquid crystal display cel is set as $1/4\lambda$, and this mode.

[0020] Moreover, this invention offers the mode by which the laminating of the reflector is carried out through the transparence electric conduction film on the insulating layer in an above-mentioned liquid crystal display.

[0021]

[Embodiment of the Invention] Hereafter, this invention is explained to a detail, referring to a drawing. In addition, the same sign expresses the same or equivalent component among each drawing.

[0022] Drawing 1 is process drawing of an example of one mode of this invention which manufactures the liquid crystal display which has the pixel structure of TFT of bottom product gate structure.

[0023] By this approach, first, as shown in drawing 1 (a), metal membranes, such as MO, Cr, aluminum, Ta, and W, are formed on the transparence substrate 1, by carrying out dry etching using a FOTORISO graphic method, Gate G and the auxiliary capacity electrode Cs are formed, a silicon nitride film or silicon oxide film, these cascade screens, etc. are formed as gate dielectric film 2 with a spatter or a CVD method, and the polish recon film 3 is formed further. In order to form a semi-conductor layer on gate dielectric film 2, next to lower the hydrogen concentration of a semi-conductor layer first as the formation approach of this polish recon film 3, for example, the dehydrogenation process of high temperature processing is performed, crystallization by excimer laser is performed, and a semi-conductor layer is changed into the polish recon film. In addition, a dehydrogenation process may be skipped when hydrogen concentration is less than [1atom%]. Moreover, in order to stabilize membraneous quality, as for gate dielectric film and a semi-conductor layer, it is desirable to carry out continuation membrane formation.

[0024] Next, a stopper 4 is formed in self align to Gate G on the polish recon film 3 used as the channel section for the impregnation prevention at the time of impurity doping to a source field and a drain field.

By forming the stopper film with which a stopper 4 consists of silicon oxide on gate dielectric film 2 here, applying a resist on it, and carrying out rear-face exposure of this resist layer, using Gate G as a mask, patterning of the resist is carried out to a channel formation part in self align with Gate G, the stopper film is further etched by using this resist as a mask, and it forms by leaving the stopper film to a channel formation part.

[0025] Then, impurity doping is performed to a source field and a drain field using the ion implantation method or the ion doping method, and Source S and Drain D are formed. And the polish recon film is separated in the shape of an island using a photoresist process and an etching process, and TFT is formed. In addition, although the formation approach of TFT [more than] is the formation approach of a low-temperature polish recon thin film transistor, the manufacture approach of this invention is similarly applied, when forming an amorphous silicon thin film transistor.

[0026] Next, following process A-D is performed as a formation / processing process of an interlayer insulation film.

[0027] Process A. By the CVD method or the spatter, the interlayer insulation film 5 which consists of inorganic insulating materials, such as a silicon nitride film, silicon oxide film, and these cascade screens, is formed (drawing 1 R> 1 (b)).

[0028] Process B. A photoresist layer 6 is formed in an interlayer insulation film 5.

[0029] Process C. Patterning of the photoresist layer 6 is carried out with a FOTORISO graphic method (drawing 1 (c)). In this case, the photoresist layer 6 corresponding to the formation part of the contact hole H1 formed in the interlayer insulation film 5 on Source S or Drain D can be removed thoroughly, and it uses the mask with which the pattern below a stepper's resolution limitation is formed in the formation part of a reflector as a photo mask of a photoresist layer 6 for the photoresist layer 6 corresponding to the formation part of a reflector so that surface irregularity may be formed.

[0030] The more concrete configuration of a photo mask can be defined by asking for the relation between the pattern of a photo mask, the decrement of the thickness of a photoresist layer, and the exposure time experimentally. For example, when exposing the pattern of a line/tooth space (it abbreviates to last shipment hereafter) as shown in drawing 6 by the stepper, the relation between the decrement of the thickness of a photoresist layer and the exposure time changes according to last shipment, as shown in drawing 7 . In addition, in drawing 7 , Window of a graph outside the limit shows the case where S is more than the resolution of an exposure machine, and the numeric value on the right-hand side of signs, such as x, shows L (micrometer)/ S (micrometer). When the light exposure the formation part of the contact hole of a photoresist layer carries out [light exposure] opening thoroughly is 1200msec(s) and it is chosen out of drawing 7 as $L= 0.25$ micrometers and $S= 0.50$ micrometers, it turns out that the decrement of the thickness of a photoresist layer is made to 0.6 micrometers.

[0031] Thus, when calculating the decrement of the thickness of a photoresist layer experimentally, it may replace with the pattern of last shipment of drawing 6 , and a dot pattern as shown in drawing 8 may be used.

[0032] In addition, the more concrete configuration of a photo mask can be calculated from the constant of optical system, and can control the thickness of a photoresist layer by effective transmission of a photo mask.

[0033] As a actual pattern of a photo mask, the pattern which a stepper cannot resolve is prepared gradually or continuously. For example, as shown in the photo mask 20 of drawing 9 , when forming the part 21 to which opening of the photoresist layer is thoroughly carried out by exposure, and the part which forms surface irregularity in a photoresist layer, each pattern part 22 which forms surface irregularity can be used as two or more fine concentric circular annular patterns which a stepper cannot resolve like pattern 22a shown in drawing 10 (a). Although the part which carried out opening to the photoresist layer thoroughly by exposing and developing a photoresist layer using such a photo mask, and the part in which the surface irregularity configuration was formed can be made, as shown in

drawing 10 (b), the configuration of each pattern which forms the surface irregularity of a photoresist layer 6 can be smoothed by heating further and carrying out a reflow after development.

[0034] It is good also as a specific pattern corresponding to the configuration of the surface irregularity so that the surface irregularity which makes the reflection factor of a reflector high in the specific direction may be formed in an interlayer insulation film 5 as a pattern of a photo mask. For example, as shown in drawing 11 (a), eccentricity of two or more annular patterns is carried out. By exposing and developing a photoresist layer 6 using this photo mask, and carrying out a reflow if needed further, as shown in drawing 11 R> 1 (b), in the configuration of each pattern which forms the surface irregularity of a photoresist layer 6, dip of one side face can be made sudden and dip of the side face of another side can be made loose.

[0035] Moreover, since the level difference of a pattern is based on the pattern configuration of a photo mask, light exposure, etc. depending on the level difference of the pattern formed in a photoresist layer 6 as the reflection factor of a reflector is shown in drawing 12, the pattern of a photo mask and the light exposure of a photoresist layer 6 are suitably set up so that a reflector may be formed in the level difference which can obtain a predetermined reflection factor.

[0036] In this way, if dry etching of the interlayer insulation film 5 is carried out by using as an etching mask the photoresist layer 6 which carried out patterning, the configuration of a photoresist layer 6 will be imprinted by the interlayer insulation film 5. So, the following process D is performed in this invention.

[0037] Process D. Opening of the interlayer insulation film of the formation part of a contact hole H1 is thoroughly carried out by using as 6 etching mask the photoresist layer which carried out patterning at the above-mentioned process C, and an interlayer insulation film 5 is etched into the interlayer insulation film of the formation part of a reflector by the dry etching method of resist backstep sequence, such as the RIE method or the ICP method, so that surface irregularity may be formed (drawing 1 (d)).

[0038] In this way, since after forming an interlayer insulation film 5 at Process D forms the surface irregularity configuration of a reflector, it is unnecessary to carry out the laminating of the insulator layer further. Therefore, by forming a metal membrane and forming a reflector on this interlayer insulation film 5, a driving-side TFT substrate can be obtained simple and a active-matrix mold reflective mold liquid crystal display can be manufactured. In this case, the formation approach of a reflector is arbitrary and may add the layer of arbitration, such as a protective layer, if needed further. Moreover, a liquid crystal display panel can be produced with a conventional method using this TFT substrate, and a liquid crystal display can be manufactured.

[0039] In this way, in that have an insulating layer on the silicon film with which Source S and Drain D of TFT are formed, and it has the reflector which surface irregularity is formed on an insulating layer and serves as a reflective diffusion plate, although the liquid crystal display manufactured is the same as a well-known active-matrix mold reflective mold liquid crystal display, it becomes characteristic [that the insulating layer between the silicon film and a reflector is formed from much more insulator layer]. Therefore, this invention also includes the liquid crystal display of this structure.

[0040] As the manufacture approach of the liquid crystal display of this invention also including the process after Process D, for example following on Process D, as shown in drawing 1 (e) – drawing 1 (g), following Process E – following Process G are performed one by one.

[0041] Process E. By forming a metal with the high reflection factor of aluminum, Ag, aluminum alloy, Ag alloy, etc. using a spatter etc., form a metal membrane 11, subsequently carry out patterning with a FOTORISO graphic method, and by etching Drain D, the flowing drain electrode D1, and a reflector 10 are simultaneously formed through Source S, the flowing source electrode S1, signal wiring, and a contact hole H1 through a contact hole H1 (drawing 1 (e)). In this case, as a metal membrane 11, it is good also as multilayer structure of the conductive film with a high reflection factor and metal membranes, such as Cr, Mo, Ti, Ta, and W, of aluminum, Ag, aluminum alloy, Ag alloy, etc.

[0042] Process F. If it is a photoresist to the field containing a reflector 10, the protective coat 12 to

cut is formed, and patterning is carried out so that the formation part of the drain electrode D1 may carry out opening of the protective coat 12 (drawing 1 (f)). Although silicon oxide etc. may be formed and patterning may be carried out according to a photograph RISOGURAFU process and an etching process as the formation approach of this protective coat 12, it is desirable from the point of shortening of a process to form a photoresist and to carry out patterning of it only at a photograph RISOGURAFU process like this process F.

[0043] Moreover, as for the thickness of a protective coat 12, it is desirable to set up so that the cel gap of a liquid crystal display cel may be set to $1/4\lambda$. Generally such a cel gap of a liquid crystal display cel is demanded from the point which makes bright the screen of a reflective mold liquid crystal display panel.

[0044] In addition, as it is not necessary to necessarily form even in the field containing a reflector 10 and is shown in drawing 2 , a protective coat 12 forms a protective coat 12 only in fields other than the pixel section, and is good also considering this as a TFT substrate.

[0045] Process G. As shown in drawing 1 (g), the transparence electric conduction film 9 is formed on a protective coat 12 so that it may become a wrap pattern about a reflector, and a TFT substrate is obtained. This transparence electric conduction film 9 forms ITO by the spatter, and forms it by carrying out patterning according to a photograph RISOGURAFU process and an etching process. In this invention, although it is not necessarily required to form the transparence electric conduction film 9 on a reflector 10 in this way, in a liquid crystal display cel, Ag which forms a reflector 10 can prevent the deposit phenomenon imprinted by the opposite substrate by connecting electrically the transparence electric conduction film 9 and a reflector 10 at least to electric conduction through a contact hole H2.

[0046] A liquid crystal display panel applies the orientation film to the TFT substrate obtained in this way, and a light filter and the opposite substrate with which the opposite transparent electrode was formed, performs orientation processing, pours in lamination and liquid crystal for both substrates by the sealant using gap material, and is obtained by closing so that both substrates may maintain a suitable gap.

[0047] In the process which carries out patterning of the protective coat 12 of the above-mentioned process F as other manufacture approaches of this invention The protective coat 12 which consists of a photoresist according to the patterning process of the photoresist layer 6 of the above-mentioned process C, So that the formation part of the contact hole H2 on the drain electrode D1 can be removed thoroughly and surface irregularity may be formed in the formation part of a reflector 10 As a photo mask of a protective coat 12, a protective coat 12 may be exposed and developed using the mask with which the pattern below a stepper's resolution limitation is formed in the formation part of a reflector 10. Thereby, patterning of the protective coat 12 can be carried out like drawing 3 (a).

[0048] After carrying out patterning of the protective coat 12, like the above-mentioned process G, the transparence electric conduction film 9 is formed on a protective coat 12, and a TFT substrate is obtained. In this way, since the light which the outdoor daylight which carries out incidence to the part near the flat-surface echo of the pars basilaris ossis occipitalis of the surface irregularity of a reflector 10 was scattered about according to the difference of the refractive index of a protective coat 12 and the transparence electric conduction film 9, and the rate of the outdoor daylight which carries out incidence to the flat-surface section of a reflector 10 decreased, and was reflected with the reflector 10 is scattered about further according to the obtained TFT substrate, the reflection property of a pixel can be raised.

[0049] Furthermore, without forming a protective coat 12 in a pixel field as the manufacture approach that this inventions differ, after forming the source electrode S1, signal wiring, the drain electrode D1, and a reflector 10 at the above-mentioned process E, the transparence electric conduction film 9 may be formed like Process G (process Gy), and a TFT substrate as shown in drawing 4 may be manufactured.

[0050] Moreover, process Ex. after etching an interlayer insulation film 5 at Process D By membrane

formation of the transparence electric conduction film 9 The source electrode S1 and signal wiring which flow with Source S through a contact hole H1, The process which forms simultaneously the pattern which includes the formation part of the drain electrode D1 and a reflector through which it flows with Drain D through a contact hole H1 at a list, and process Gx. By membrane formation of metal membranes, such as aluminum, Ag, aluminum alloy, and Ag alloy A reflector 10 may be formed, the process which makes it flow through a reflector 10 and the transparence electric conduction film 9 may be performed one by one, and as shown in drawing 5 , the TFT substrate with which the laminating of the reflector 10 is carried out on the transparence electric conduction film 9 may be manufactured. Here, when forming ITO as transparence electric conduction film 9, it is desirable to form Mo or Ti beforehand on the ITO film, and to form a metal membrane 11 after that.

[0051] As mentioned above, although this invention was explained referring to a drawing, this invention can take further various modes. For example, although the liquid crystal display which has TFT of bottom product gate structure in pixel structure was shown by a diagram, this invention is applicable also like the liquid crystal display which has TFT of top gate structure in pixel structure.

[0052]

[Effect of the Invention] According to this invention, it sets to the manufacture approach of a active-matrix mold reflective mold liquid crystal display. By preparing a photoresist layer in the interlayer insulation film on the silicon film with which the source and the drain of TFT are formed, and carrying out patterning of the photoresist layer using a specific photo mask The configuration corresponding to the surface irregularity of a reflector is simultaneously formed in opening corresponding to the contact hole on the source or a drain, and a photoresist layer. Subsequently, by etching an interlayer insulation film by using the photoresist layer as an etching mask, a contact hole and the surface irregularity configuration of a reflector are simultaneously formed in an interlayer insulation film. Therefore, it sets to the conventional active-matrix mold reflective mold liquid crystal display. The source electrode which reduced the laminating processes of a photoresist layer needed for formation of the surface irregularity configuration of a reflector, and was conventionally formed at another process, signal wiring, and a drain electrode, Since a reflector can be simultaneously formed by membrane formation and patterning of one metal membrane, the production process of a liquid crystal display can be simplified substantially, and productivity can be raised.

[0053] Moreover, in this invention, the transparence electric conduction film is formed on a reflector, and according to the mode by which the transparence electric conduction film and a reflector are electrically connected at least to electric conduction, Ag which forms a reflector in a liquid crystal display cel can prevent the deposit phenomenon imprinted by the opposite substrate.

[0054] Furthermore, according to the mode which prepares a protective coat between a reflector and the transparence electric conduction film, in this invention, optimization of the optical property of a liquid crystal display cel can be easily attained by adjustment of the formation thickness of the protective coat.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the process explanatory view of the manufacture approach of the liquid crystal display of this invention.

[Drawing 2] It is the sectional view of the TFT substrate obtained by the manufacture approach of this invention.

[Drawing 3] It is the process explanatory view of the manufacture approach of the liquid crystal display of this invention.

[Drawing 4] It is the sectional view of the TFT substrate obtained by the manufacture approach of this invention.

[Drawing 5] It is the sectional view of the TFT substrate obtained by the manufacture approach of this invention.

[Drawing 6] It is the top view of the photo mask which has a last shipment pattern.

[Drawing 7] It is related drawing of last shipment of a photo mask in the photograph RISOGURAFU process of a photoresist layer, the exposure time, and the decrement of the thickness of a photoresist layer.

[Drawing 8] It is the top view of the photo mask which has a dot pattern.

[Drawing 9] It is the top view of the photo mask used for a photoresist layer.

[Drawing 10] It is the side elevation (this drawing (b)) of the surface irregularity of the photoresist layer formed in a photoresist layer using the top view (this drawing (a)) of the pattern of the photo mask which forms surface irregularity, and its mask.

[Drawing 11] It is the side elevation (this drawing (b)) of the surface irregularity of the photoresist layer formed in a photoresist layer using the top view (this drawing (a)) of the pattern of the photo mask which forms surface irregularity, and its mask.

[Drawing 12] It is related drawing of the level difference of the surface irregularity of a reflector, and a reflection factor.

[Drawing 13] It is production process drawing of the conventional active-matrix mold reflective mold liquid crystal display.

[Description of Notations]

1 -- transparence substrate and 8 -- the second layer, 9 -- transparence electric conduction film, and 10 -- a reflector, a 11 -- metal membrane, a 12 -- protective coat, and 20 -- a photo mask, a D-- drain, a D1 -- drain electrode, and G-- the gate, S-- source, and S1 -- source electrode 2 -- gate dielectric film 3 -- polish recon film 4 -- stopper 5 -- interlayer insulation film 6 -- photoresist layer 7 -- first pass

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-162646

(P2002-162646A)

(43) 公開日 平成14年6月7日 (2002.6.7)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 F 1/1368		G 0 2 F 1/1335	5 2 0 2 H 0 9 1
	1/1335		1/1343 2 H 0 9 2
	1/1343	G 0 9 F 9/30	3 4 9 D 5 C 0 9 4
G 0 9 F 9/30	3 4 9	G 0 2 F 1/136	5 0 0 5 F 1 1 0
H 0 1 L 29/786		H 0 1 L 29/78	6 1 2 D
審査請求 未請求 請求項の数13 O L (全 9 頁) 最終頁に続く			

(21) 出願番号 特願2000-361080(P2000-361080)

(22) 出願日 平成12年11月28日 (2000.11.28)

(31) 優先権主張番号 特願2000-281012(P2000-281012)

(32) 優先日 平成12年9月14日 (2000.9.14)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 藤野 昌宏

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100095588

弁理士 田治米 登 (外1名)

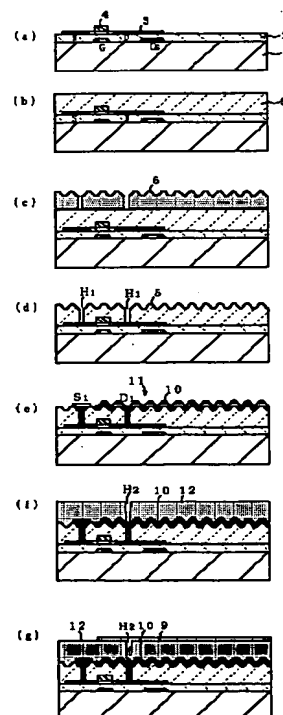
最終頁に続く

(54) 【発明の名称】 反射型液晶表示装置

(57) 【要約】

【課題】 アクティブマトリクス型反射型液晶表示装置の製造工程を簡略化し、生産性を向上させる。

【解決手段】 アクティブマトリクス型反射型液晶表示装置の製造方法において、層間絶縁膜の形成・加工工程として、工程A. TFTのソースS及びドレインDが形成されているシリコン膜3上に層間絶縁膜5を形成する工程、工程B. 層間絶縁膜5上にフォトレジスト層6を形成する工程、工程C. フォトレジスト層6のフォトマスク20として、反射電極10の形成部位に解像度限界以下のパターンが形成されているマスクを使用して、フォトレジスト層6を特定のパターンにパターニングする工程、工程D. 工程Cでパターニングしたフォトレジスト層6をエッチングマスクとして層間絶縁膜5をエッチングする工程を行う。工程Dの後には、金属膜11の成膜により、ソース電極S₁、信号配線、ドレイン電極D₁、反射電極10を同時に形成する。



THIS PAGE BLANK (USPTO)

(2)

1

【特許請求の範囲】

【請求項1】 TFTのソース及びドレインが形成されているシリコン膜上に層間絶縁膜を有し、層間絶縁膜上に表面凹凸が形成された反射電極を有するアクティブマトリクス型反射型液晶表示装置の製造方法であって、層間絶縁膜の形成・加工工程として、次の工程A～D

A. TFTのソース及びドレインが形成されているシリコン膜上に層間絶縁膜を形成する工程、

B. 層間絶縁膜上にフォトレジスト層を形成する工程、

C. フォトレジスト層をフォトリソグラフ法によりパターンニングする工程であって、ソース又はドレイン上の層間絶縁膜に形成するコンタクトホール形成部位に対応したフォトレジスト層は完全に除去でき、反射電極の形成部位に対応したフォトレジスト層には表面凹凸が形成されるように、フォトレジスト層のフォトマスクとして、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用する工程、

D. 工程Cでパターンニングしたフォトレジスト層をエッチングマスクとして、コンタクトホール形成部位の層間絶縁膜は完全に開口し、反射電極の形成部位の層間絶縁膜には表面凹凸が形成されるように層間絶縁膜をエッチングする工程、を有する液晶表示装置の製造方法。

【請求項2】 工程Cでパターンニングしたフォトレジスト層をリフローし、工程Dのエッチングマスクとする請求項1記載の液晶表示装置の製造方法。

【請求項3】 反射電極の反射率を特定方向で高くする表面凹凸が層間絶縁膜に形成されるように、工程Cにおいて、その表面凹凸の形状に対応したパターンのフォトマスクを使用する請求項1記載の液晶表示装置の製造方法。

【請求項4】 工程Dの後、

E. 金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

F. 保護膜を成膜し、ドレイン電極上のコンタクトホールの形成部位が開口するように保護膜をパターンニングする工程、

G. 保護膜上に透明導電膜を形成し、コンタクトホールを介して透明導電膜と反射電極とを導通させる工程、を順次行う請求項1記載の液晶表示装置の製造方法。

【請求項5】 工程Fにおいて、保護膜をフォトレジストから形成し、保護膜をパターンニングする工程において、ドレイン電極上のコンタクトホール形成部位に対応した保護膜は完全に除去でき、反射電極の形成部位に対応した保護膜には表面凹凸が形成されるように、保護膜のフォトマスクとして、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用してフォトリソグラフ法によりパターンニングする請求項4記載の液晶表示装置の製造方法。

2

【請求項6】 液晶表示セルのセルギャップが $1/4\lambda$ となるように、保護膜の膜厚が調整されている請求項4又は5記載の液晶表示装置の製造方法。

【請求項7】 工程Dの後、

E. 金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

G_y. 反射電極上に透明導電膜を形成し、透明導電膜と反射電極とを導通させる工程、を順次行う請求項1記載の液晶表示装置の製造方法。

【請求項8】 工程Dの後、E_x. 透明導電膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、並びにコンタクトホールを介してドレインと導通するドレイン電極、反射電極の形成部位を含むパターンを同時に形成する工程、

G_x. 金属膜の成膜により反射電極を形成し、反射電極と透明導電膜とを導通させる工程、を順次行う請求項1記載の液晶表示装置の製造方法。

【請求項9】 TFTのソース及びドレインが形成されているシリコン膜上に絶縁層を有し、絶縁層上に、表面凹凸が形成された反射電極を有するアクティブマトリクス型反射型液晶表示装置であって、前記絶縁層が一層の絶縁膜から形成されている液晶表示装置。

【請求項10】 反射電極上に透明導電膜が形成され、透明導電膜と反射電極とが導通している請求項9記載の液晶表示装置。

【請求項11】 反射電極と透明導電膜との間に保護膜が設けられ、液晶表示セルのセルギャップが $1/4\lambda$ に設定されている請求項10記載の液晶表示装置。

【請求項12】 反射電極上の透明導電膜に表面凹凸が形成されている請求項11記載の液晶表示装置。

【請求項13】 絶縁層上に透明導電膜を介して反射電極が積層されている請求項9記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、反射型液晶表示装置の製造工程において、TFTのソース及びドレインが形成されているシリコン膜上の層間絶縁膜に、反射電極の表面凹凸形状と、ソース又はドレイン上のコンタクトホールとを同時に形成することにより製造工程の短縮を図る技術に関する。

【0002】

【従来の技術】従来、画素の電極が、表面凹凸により反射拡散板となる反射電極から形成されているアクティブマトリクス型反射型液晶表示装置の駆動側TFT基板は、図13に示すように製造される。なお、図13は、ボトムゲート構造のTFTを画素構造に有する液晶表示装置について製造工程を示しているが、トップゲート構造のTFTを画素構造に有するものも基本的に同様の工

THIS PAGE BLANK (USPTO)

3

程で製造される。

【0003】まず、図13(a)に示すように、透明基板1上に金属膜を成膜し、フォトリソグラフ法を用いてドライエッチングすることによりゲートG及び補助容量電極Csを形成し、ゲート絶縁膜2を積層し、さらにポリシリコン膜3を形成する。

【0004】次に、ソース領域及びドレイン領域への不純物ドーピング時のチャンネル部への不純物注入防止のため、チャンネル部となるポリシリコン膜3の上にストップパ4をゲートGに対して自己整合的に形成し、ソース領域及びドレイン領域に不純物ドーピングを行う。

【0005】その後、ポリシリコン膜3をフォトレジスト工程とエッチング工程を用いてアイランド状に分離し、低温ポリシリコン薄膜トランジスタ(TFT)を形成する。

【0006】次に、層間絶縁膜5を形成する(図13(b))。そしてこの層間絶縁膜5にコンタクトホールを形成するため、まず、層間絶縁膜5上にフォトレジスト層6を形成し、フォトマスクとして、コンタクトホールの形成部位が開口しているパターンのマスクを用いてフォトリソグラフ法によりフォトレジスト層6をパターンニングし(図13(c))、これをエッチングマスクとして層間絶縁膜5をエッチングし、層間絶縁膜5にコンタクトホールH₁を形成する(図13(d))。

【0007】次に、金属膜をスパッタ等で成膜し、エッチング処理を施すことにより、コンタクトホールH₁を介してTFTのソースSと通じるソース電極S₁と信号配線、及びコンタクトホールH₁を介してTFTのドレインDと通じるドレイン電極D₁を形成する(図13(e))。

【0008】次に、反射拡散能を有する反射電極の表面凹凸形状の下地となる凹凸形状を、フォトレジスト材料からなる二つの層を用いて次のように形成する。まず、凹凸形状の基本構造を形成する第一層7を、フォトレジスト材料を用いてフォトリソグラフ法により形成する(図13(f))。このときフォトマスクとしては、ソース電極S₁又はドレイン電極D₁と導通をとるための第2のコンタクトホールH₂を開口するものを用いる。次に、反射特性を改善する第二層8を、第一層7と同様なフォトレジスト材料を用いてフォトリソグラフ法により形成する(図13(g))。このときマスクとしては、第一層7と同様に、ドレイン電極D₁と導通をとるための第3のコンタクトホールH₃を開口するものを用いる。こうして第一層7と第二層8の2層構造からなる表面凹凸形状を形成する。

【0009】次に、画素部にA₁、A_g等の反射率の高い金属膜を成膜し、フォトリソグラフ法を用いて反射電極10を形成する(図13(h))。

【0010】こうして、駆動側TFT基板が完成する。このTFT基板と、カラーフィルタと対向透明電極が形

(3)

4

成された対向基板とに配向膜を塗布し、配向処理を行い、双方の基板が適当なギャップを保つようにギャップ材を使用して双方の基板をシール材で貼り合わせ、液晶を注入し、封止することにより液晶表示パネルが得られる。

【0011】

【発明が解決しようとする課題】図13に示した従来のアクティブマトリクス型反射型液晶表示装置の駆動側TFT基板の製造方法では、反射電極10に所定の表面凹凸形状を付与するために、フォトレジスト材料からなる第一層7と第二層8を形成し、それぞれフォトリソグラフ法でパターンニングする工程が必要であるため、最終的にTFTのソースS及びドレインDが形成されているシリコン膜と反射電極10との間には、層間絶縁膜5を含めて合計3層の絶縁層が形成されることとなり、また、ソース電極S₁やドレイン電極S₂と反射電極10とも別工程で形成されるなど、工程数が多く、製造コストが高いという問題がある。

【0012】そこで、本発明は、アクティブマトリクス型反射型液晶表示装置の製造工程を簡略化し、生産性を向上させることを目的とする。

【0013】

【課題を解決するための手段】本発明者は、反射型液晶表示装置の製造工程において、TFTのソース及びドレインが形成されているシリコン膜上の層間絶縁膜にフォトレジスト層を設け、そのフォトレジスト層を特定のフォトマスクを用いてフォトリソグラフ法でパターンニングすることにより、ソース又はドレイン上のコンタクトホールに対応した開口部と、フォトレジスト層に反射電極の表面凹凸に対応した形状とを同時に形成し、次いでそのフォトレジスト層をエッチングマスクとして層間絶縁膜をエッチングすることにより、層間絶縁膜にコンタクトホールと反射電極の表面凹凸形状とを同時に形成することができ、これにより液晶表示装置の製造工程を大幅に短縮できることを見出した。

【0014】即ち、本発明は、TFTのソース及びドレインが形成されているシリコン膜上に層間絶縁膜を有し、層間絶縁膜上に表面凹凸が形成された反射電極を有するアクティブマトリクス型反射型液晶表示装置の製造方法であって、層間絶縁膜の形成・加工工程として、次の工程A~D

A. TFTのソース及びドレインが形成されているシリコン膜上に層間絶縁膜を形成する工程、

B. 層間絶縁膜上にフォトレジスト層を形成する工程、

C. フォトレジスト層をフォトリソグラフ法によりパターンニングする工程であって、ソース又はドレイン上の層間絶縁膜に形成するコンタクトホールの形成部位に対応したフォトレジスト層は完全に除去でき、反射電極の形成部位に対応したフォトレジスト層には表面凹凸が形成されるように、フォトレジスト層のフォトマスクとし

50

THIS PAGE BLANK (USPTO)

(4)

5

て、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用する工程、

D. 工程Cでパターンニングしたフォトリソレジスト層をエッチングマスクとして、コンタクトホール形成部位の層間絶縁膜は完全に開口し、反射電極の形成部位の層間絶縁膜には表面凹凸が形成されるように層間絶縁膜をエッチングする工程、を有する液晶表示装置の製造方法を提供する。

【0015】特に、この製造方法において、工程Dの後、

E. 金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

F. 保護膜を成膜し、ドレイン電極上のコンタクトホールの形成部位が開口するように保護膜をパターンニングする工程、

G. 保護膜上に透明導電膜を形成し、コンタクトホールを介して透明導電膜と反射電極とを導通させる工程、を順次行う方法を提供し、さらに工程Fにおいて、工程Fにおいて、保護膜をフォトリソレジストから形成し、保護膜をパターンニングする工程において、ドレイン電極上のコンタクトホールの形成部位に対応した保護膜は完全に除去でき、反射電極の形成部位に対応した保護膜には表面凹凸が形成されるように、保護膜のフォトリソレジストとして、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用してフォトリソグラフィ法によりパターンニングする方法を提供する。

【0016】また、上述の製造方法において、工程Dの後、

E. 金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

G_y. 反射電極上に透明導電膜を形成し、透明導電膜と反射電極とを導通させる工程、を順次行う方法を提供する。

【0017】さらに、上述の製造方法において、工程Dの後、

E_x. 透明導電膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、並びにコンタクトホールを介してドレインと導通するドレイン電極、反射電極の形成部位を含むパターンを同時に形成する工程、

G_x. 金属膜の成膜により反射電極を形成し、反射電極と透明導電膜とを導通させる工程、を順次行う方法を提供する。

【0018】また、本発明は、TFTのソース及びドレインが形成されているシリコン膜上に絶縁層を有し、絶縁層上に、表面凹凸が形成された反射電極を有するアク

6

ティブマトリクス型反射型液晶表示装置であって、前記絶縁層が一層の絶縁膜から形成されている液晶表示装置を提供する。

【0019】特に、この液晶表示装置において、反射電極上に透明導電膜が形成され、透明導電膜と反射電極とが導通している態様、さらに、反射電極と透明導電膜との間に保護膜が設けられ、液晶表示セルのセルギャップが $1/4\lambda$ に設定されている態様、またこの態様において、反射電極上の透明導電膜に表面凹凸が形成されている態様を提供する。

【0020】また本発明は、上述の液晶表示装置において、絶縁層上に透明導電膜を介して反射電極が積層されている態様を提供する。

【0021】

【発明の実施の形態】以下、図面を参照しつつ、本発明を詳細に説明する。なお、各図中、同一符号は、同一又は同等の構成要素を表している。

【0022】図1は、ボトムゲート構造のTFTの画素構造を有する液晶表示装置を製造する本発明の一態様の一例の工程図である。

【0023】この方法ではまず、図1(a)に示すように、透明基板1上にMO、Cr、Al、Ta、W等の金属膜を成膜し、フォトリソグラフィ法を用いてドライエッチングすることによりゲートG及び補助容量電極Csを形成し、スパッタ法又はCVD法によりゲート絶縁膜2として窒化シリコン膜又は酸化シリコン膜、これらの積層膜等を形成し、さらにポリシリコン膜3を形成する。このポリシリコン膜3の形成方法としては、例えば、まず、ゲート絶縁膜2上に半導体層を形成し、次に、半導体層の水素濃度を下げるために高温処理の脱水素工程を行い、エキシマレーザによる結晶化を行い、半導体層をポリシリコン膜に変換する。なお、水素濃度が1atom%以下である場合、脱水素工程は省いても良い。また、膜質を安定化させるために、ゲート絶縁膜と半導体層とは連続成膜することが好ましい。

【0024】次に、ソース領域及びドレイン領域への不純物ドーピング時の注入防止のため、チャンネル部となるポリシリコン膜3の上にストッパ4をゲートGに対して自己整合的に形成する。ここで、ストッパ4は、ゲート絶縁膜2上に酸化シリコンからなるストッパ膜を成膜し、その上にレジストを塗布し、このレジスト層をゲートGをマスクとして裏面露光することにより、ゲートGと自己整合的にチャンネル形成部分にレジストをパターンニングし、さらにこのレジストをマスクとしてストッパ膜をエッチングし、チャンネル形成部分にストッパ膜を残すことにより形成する。

【0025】その後、イオンインプラネーション法やイオンドーピング法を用いてソース領域及びドレイン領域に不純物ドーピングを行って、ソースS及びドレインDを形成する。そして、ポリシリコン膜をフォトリソ

THIS PAGE BLANK (USPTO)

(5)

7

ト工程とエッチング工程を用いてアイランド状に分離し、TFTを形成する。なお、以上のTFTの形成方法は、低温ポリシリコン薄膜トランジスタの形成方法であるが、本発明の製造方法は、アモルファスシリコン薄膜トランジスタを形成する場合にも同様に適用される。

【0026】次に、層間絶縁膜の形成・加工工程として、次の工程A～Dを行う。

【0027】工程A. CVD法又はスパッタ法により、窒化シリコン膜、酸化シリコン膜、これらの積層膜等の無機絶縁物質からなる層間絶縁膜5を形成する(図1(b))。

【0028】工程B. 層間絶縁膜5にフォトレジスト層6を形成する。

【0029】工程C. フォトレジスト層6をフォトリソグラフィ法によりパターンニングする(図1(c))。この場合、ソースS又はドレインD上の層間絶縁膜5に形成するコンタクトホールH₁の形成部位に対応したフォトレジスト層6は完全に除去でき、反射電極の形成部位に対応したフォトレジスト層6には表面凹凸が形成されるように、フォトレジスト層6のフォトマスクとして、反射電極の形成部位にステッパーの解像度限界以下のパターンが形成されているマスクを使用する。

【0030】フォトマスクのより具体的な形状は、フォトマスクのパターンと、フォトレジスト層の膜厚の減少量と露光時間との関係を実験的に求めることにより定めることができる。例えば、ステッパーで図6に示すようなライン/スペース(以下、L/Sと略する)のパターンを露光する場合、フォトレジスト層の膜厚の減少量と露光時間との関係は、図7に示すように、L/Sに応じて変化する。なお、図7において、グラフ枠外のWindowは、Sが露光機の解像度以上である場合を示しており、×等の符号の右側の数値は、L(μm)/S(μm)を示している。図7から、フォトレジスト層のコンタクトホールの形成部位が完全に開口する露光量が1200msecの場合、L=0.25μm、S=0.50μmに選ぶと、フォトレジスト層の膜厚の減少量を0.6μmにできることがわかる。

【0031】このように実験的にフォトレジスト層の膜厚の減少量を求める場合に、図6のL/Sのパターンに代えて、図8に示すようなドットパターンを用いてもよい。

【0032】この他、フォトマスクのより具体的な形状は、光学系の定数から計算することができ、フォトマスクの実効透過率によって、フォトレジスト層の膜厚を制御することができる。

【0033】フォトマスクの実際のパターンとしては、ステッパーが解像できないパターンを段階的又は連続的に設ける。例えば、図9のフォトマスク20に示したように、露光によりフォトレジスト層を完全に開口させる部分21と、フォトレジスト層に表面凹凸を形成する部

8

分を形成する場合に、表面凹凸を形成する個々のパターン部分22は、図10(a)に示すパターン22aのように、ステッパーが解像できない細かい複数の同心円状の環状パターンとすることができる。このようなフォトマスクを用いてフォトレジスト層を露光し、現像することにより、フォトレジスト層に、完全に開口した部分と表面凹凸形状が形成された部分とを作ることができるが、現像後、さらに加熱しリフローすることにより、図10(b)に示すように、フォトレジスト層6の表面凹凸を形成する個々のパターンの形状を滑らかにすることができる。

【0034】フォトマスクのパターンとしては、反射電極の反射率を特定方向で高くする表面凹凸が層間絶縁膜5に形成されるように、その表面凹凸の形状に対応した特定のパターンとしてもよい。例えば、図11(a)に示すように、複数の環状パターンを偏心させる。このフォトマスクを用いてフォトレジスト層6を露光し、現像し、さらに必要に応じてリフローすることにより、図11(b)に示すように、フォトレジスト層6の表面凹凸を形成する個々のパターンの形状において、一方の側面の傾斜を急にし、他方の側面の傾斜を緩やかにすることができる。

【0035】また、反射電極の反射率は、図12に示すようにフォトレジスト層6に形成するパターンの段差に依存し、パターンの段差は、フォトマスクのパターン形状、露光量等によるので、フォトマスクのパターンやフォトレジスト層6の露光量は、反射電極が所定の反射率を得られる段差に形成されるように適宜設定する。

【0036】こうしてパターンニングしたフォトレジスト層6をエッチングマスクとして、層間絶縁膜5をドライエッチングすると、フォトレジスト層6の形状は、層間絶縁膜5に転写される。そこで、本発明では、次の工程Dを行う。

【0037】工程D. 上述の工程Cでパターンニングしたフォトレジスト層を6エッチングマスクとして、コンタクトホールH₁の形成部位の層間絶縁膜は完全に開口し、反射電極の形成部位の層間絶縁膜には表面凹凸が形成されるように、RIE法又はICP法等のレジスト後退法のドライエッチング法により層間絶縁膜5をエッチングする(図1(d))。

【0038】こうして工程Dで層間絶縁膜5を形成した後は、反射電極の表面凹凸形状を形成するために、さらに絶縁膜を積層することは不要である。したがって、この層間絶縁膜5上に金属膜を成膜して反射電極を形成することにより、簡便に駆動側TFT基板を得、アクティブマトリクス型反射型液晶表示装置を製造することができる。この場合、反射電極の形成方法は任意であり、さらに必要に応じて保護層等の任意の層を付加してもよい。また、このTFT基板を用いて常法により液晶表示パネルを作製し、液晶表示装置を製造することができる。

THIS PAGE BLANK (USPTO)

(6)

9

る。

【0039】こうして製造される液晶表示装置は、TFTのソースS及びドレインDが形成されているシリコン膜上に絶縁層を有し、絶縁層上に、表面凹凸が形成され反射拡散板となる反射電極を有する点では、公知のアクティブマトリクス型反射型液晶表示装置と同様であるが、シリコン膜と反射電極との間の絶縁層が一層の絶縁膜から形成されていることが特徴的となる。したがって、本発明は、かかる構造の液晶表示装置も包含する。

【0040】工程Dより後の工程も含めた本発明の液晶表示装置の製造方法としては、例えば、工程Dに引き続き、図1(e)～図1(g)に示すように、次の工程E～工程Gを順次行う。

【0041】工程E. Al、Ag、Al合金、Ag合金等の反射率の高い金属をスパッタ法等を用いて成膜することにより金属膜11を形成し、次いでフォトリソグラフィによりパターニングし、エッチングすることにより、コンタクトホールH₁を介してソースSと導通するソース電極S₁と信号配線、及びコンタクトホールH₁を介してドレインDと導通するドレイン電極D₁と反射電極10を同時に形成する(図1(e))。この場合、金属膜11としては、Al、Ag、Al合金、Ag合金等の反射率の高い導電性膜とCr、Mo、Ti、Ta、W等の金属膜との多層構造としてもよい。

【0042】工程F. 反射電極10を含む領域にフォトレジストならかる保護膜12を形成し、その保護膜12を、ドレイン電極D₁の形成部位が開口するようにパターニングする(図1(f))。この保護膜12の形成方法としては、シリコン酸化物等を成膜し、フォトリソグラフィ工程とエッチング工程によりパターニングしてもよいが、本工程Fのように、フォトレジストを成膜し、それをフォトリソグラフィ工程のみでパターニングすることが工程の短縮化の点から好ましい。

【0043】また、保護膜12の厚さは、液晶表示セルのセルギャップが $1/4\lambda$ となるように設定することが好ましい。このような液晶表示セルのセルギャップは、反射型液晶表示パネルの画面を明るくする点から一般に要請されている。

【0044】なお、保護膜12は必ずしも反射電極10を含む領域にまで形成する必要はなく、図2に示すように、画素部以外の領域のみに保護膜12を形成し、これをTFT基板としてもよい。

【0045】工程G. 図1(g)に示すように、反射電極を覆うパターンとなるように保護膜12上に透明導電膜9を形成し、TFT基板を得る。この透明導電膜9は、例えば、ITOをスパッタ法により成膜し、フォトリソグラフィ工程とエッチング工程によりパターニングすることにより形成する。本発明において、このように透明導電膜9を反射電極10上に設けることは必ずしも必要ではないが、透明導電膜9と反射電極10とをコンタ

10

クトホールH₂を介して電氣的に導電位に接続することにより、液晶表示セルにおいて、反射電極10を形成するAgが対向基板に転写される析出現象を防止できる。

【0046】液晶表示パネルは、こうして得られたTFT基板と、カラーフィルタと対向透明電極が形成された対向基板とに配向膜を塗布し、配向処理を行い、双方の基板が適当なギャップを保つようにギャップ材を使用して双方の基板をシール材で貼り合わせ、液晶を注入し、封止することにより得られる。

10 【0047】本発明の他の製造方法としては、上述の工程Fの保護膜12をパターニングする工程において、前述の工程Cのフォトレジスト層6のパターニング工程に準じて、フォトレジストからなる保護膜12の、ドレイン電極D₁上のコンタクトホールH₂の形成部位は完全に除去でき、反射電極10の形成部位には表面凹凸が形成されるように、保護膜12のフォトリソグラフィマスクとして、反射電極10の形成部位にステッパーの解像度限界以下のパターンが形成されているマスクを使用して保護膜12を露光し、現像してもよい。これにより、図3(a)のように保護膜12をパターニングすることができる。

20 【0048】保護膜12をパターニングした後は、前述の工程Gのように、保護膜12上に透明導電膜9を形成し、TFT基板を得る。こうして得られたTFT基板によれば、保護膜12と透明導電膜9との屈折率の差により、反射電極10の表面凹凸の底部の平面反射に近い部分に入射する外光が散乱され、反射電極10の平面部に入射する外光の割合が低減し、また、反射電極10で反射された光がさらに散乱するので、画素の反射特性を向上させることができる。

30 【0049】さらに、本発明の異なる製造方法としては、前述の工程Eでソース電極S₁、信号配線、ドレイン電極D₁及び反射電極10を形成した後、保護膜12を画素領域に形成することなく、工程Gと同様に透明導電膜9の形成を行い(工程G_y)、図4に示すようなTFT基板を製造してもよい。

【0050】また、工程Dで層間絶縁膜5をエッチングした後、

40 工程E_x. 透明導電膜9の成膜により、コンタクトホールH₁を介してソースSと導通するソース電極S₁と信号配線、並びにコンタクトホールH₁を介してドレインDと導通するドレイン電極D₁、反射電極の形成部位を含むパターンを同時に形成する工程、及び

50 工程G_x. Al、Ag、Al合金、Ag合金等の金属膜の成膜により、反射電極10を形成し、反射電極10と透明導電膜9とを導通させる工程、を順次行い、図5に示すように、透明導電膜9上に反射電極10が積層されているTFT基板を製造してもよい。ここで、透明導電膜9としてITOを成膜する場合、ITO膜上に予めMo又はTiを成膜し、その後金属膜11を成膜することが好ましい。

THIS PAGE BLANK (USPTO)

(7)

11

【0051】以上、図面を参照しつつ本発明を説明したが、本発明は、さらに種々の態様をとることができる。例えば、図では、ボトムゲート構造のTFTを画素構造に有する液晶表示装置について示したが、本発明は、トップゲート構造のTFTを画素構造に有する液晶表示装置にも同様に適用することができる。

【0052】

【発明の効果】本発明によれば、アクティブマトリクス型反射型液晶表示装置の製造方法において、TFTのソース及びドレインが形成されているシリコン膜上の層間絶縁膜にフォトリソグレイ層を設け、そのフォトリソグレイ層を特定のフォトリソマスクを用いてパターニングすることにより、ソース又はドレイン上のコンタクトホールに対応した開口部と、フォトリソグレイ層に反射電極の表面凹凸に対応した形状とを同時に形成し、次いでそのフォトリソグレイ層をエッチングマスクとして層間絶縁膜をエッチングすることにより、層間絶縁膜にコンタクトホールと反射電極の表面凹凸形状とを同時に形成する。したがって、従来のアクティブマトリクス型反射型液晶表示装置において、反射電極の表面凹凸形状の形成のために必要とされていたフォトリソグレイ層の積層工程を削減し、また、従来別工程で形成されていたソース電極、信号配線、ドレイン電極と、反射電極とを一つの金属膜の成膜とパターニングにより同時に形成することができるので、液晶表示装置の製造工程を大幅に簡略化し、生産性を向上させることができる。

【0053】また、本発明において、反射電極上に透明導電膜が形成され、透明導電膜と反射電極とが電気的に導電位に接続されている態様によれば、液晶表示セルで反射電極を形成するAgが対向基板に転写される析出現象を防止することができる。

【0054】さらに、本発明において、反射電極と透明導電膜との間に保護膜を設ける態様によれば、その保護膜の形成厚の調整により、液晶表示セルの光学特性の最適化を容易に図ることができる。

【図面の簡単な説明】

【図1】 本発明の液晶表示装置の製造方法の工程説明図である。

12

【図2】 本発明の製造方法により得られるTFT基板の断面図である。

【図3】 本発明の液晶表示装置の製造方法の工程説明図である。

【図4】 本発明の製造方法により得られるTFT基板の断面図である。

【図5】 本発明の製造方法により得られるTFT基板の断面図である。

【図6】 L/Sパターンを有するフォトリソマスクの平面図である。

【図7】 フォトリソグレイ層のフォトリソグラフ工程における、フォトリソマスクのL/Sと、露光時間と、フォトリソグレイ層の膜厚の減少量との関係図である。

【図8】 ドットパターンを有するフォトリソマスクの平面図である。

【図9】 フォトリソグレイ層に使用するフォトリソマスクの平面図である。

【図10】 フォトリソグレイ層に表面凹凸を形成するフォトリソマスクのパターンの平面図（同図（a））及びそのマスクを用いて形成されるフォトリソグレイ層の表面凹凸の側面図（同図（b））である。

【図11】 フォトリソグレイ層に表面凹凸を形成するフォトリソマスクのパターンの平面図（同図（a））及びそのマスクを用いて形成されるフォトリソグレイ層の表面凹凸の側面図（同図（b））である。

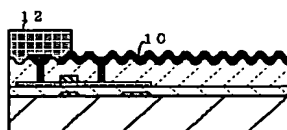
【図12】 反射電極の表面凹凸の段差と反射率との関係図である。

【図13】 従来のアクティブマトリクス型反射型液晶表示装置の製造工程図である。

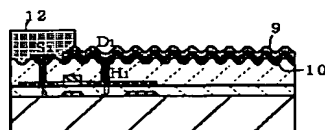
【符号の説明】

1…透明基板、 2…ゲート絶縁膜、 3…ポリシリコン膜、 4…ストッパ、 5…層間絶縁膜、 6…フォトリソグレイ層、 7…第一層、 8…第二層、 9…透明導電膜、 10…反射電極、 11…金属膜、 12…保護膜、 20…フォトリソマスク、 D…ドレイン、 D1…ドレイン電極、 G…ゲート、 S…ソース、 S1…ソース電極

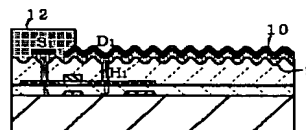
【図2】



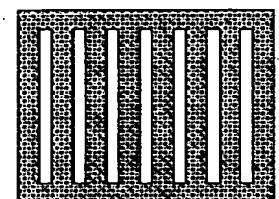
【図4】



【図5】



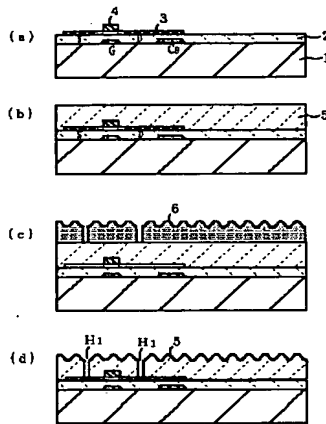
【図6】



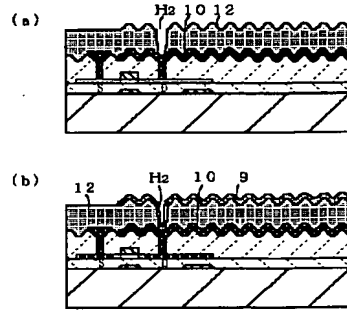
THIS PAGE BLANK (USPTO)

(8)

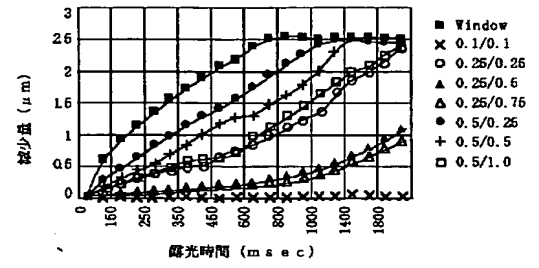
【図1】



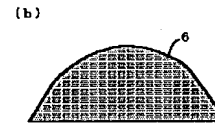
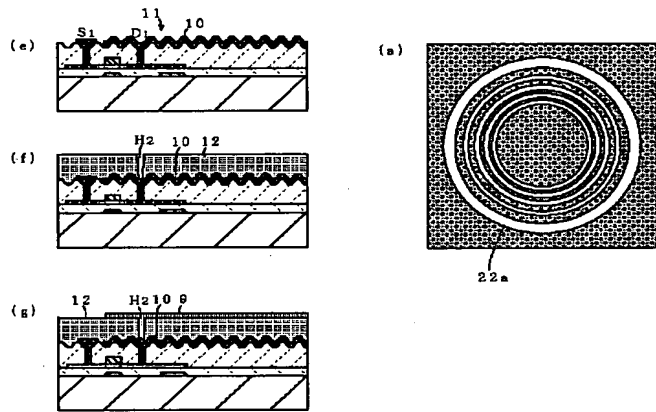
【図3】



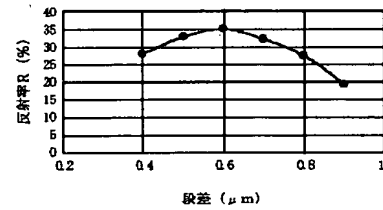
【図7】



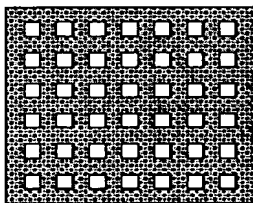
【図10】



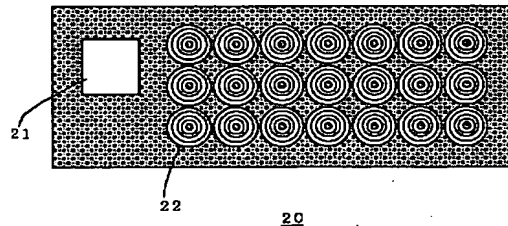
【図12】



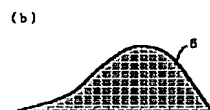
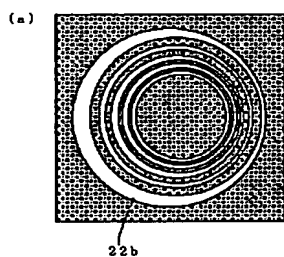
【図8】



【図9】



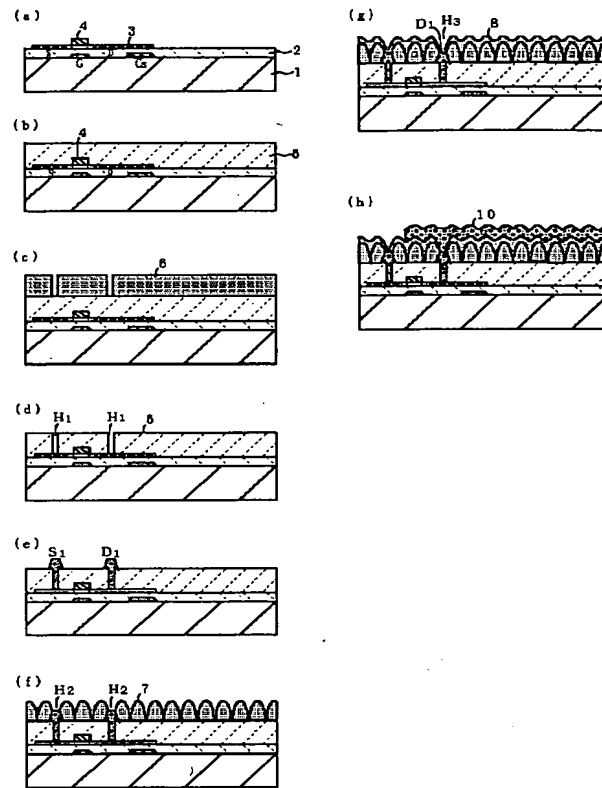
【図11】



THIS PAGE BLANK (USPTO)

(9)

【図13】



フロントページの続き

(51) Int. Cl. 7
H01L 21/336

識別記号

FI
H01L 29/78

テーマコード (参考)
619A

Fターム (参考) 2H091 FA16Y FB04 FB08 FC10
FC22 FC23 FC26 FD04 GA02
GA07 GA08 GA16 LA12
2H092 JA26 JA46 JB08 JB56 JB57
KA04 KA10 KB24 KB25 MA14
MA15 MA16 MA18 MA27 NA27
PA03
5C094 AA42 AA43 AA44 BA03 BA43
EA05 EA06 EB02
5F110 AA16 BB01 CC02 CC08 EE03
EE04 FF02 FF03 FF09 FF28
FF29 GG02 GG13 GG15 HJ12
HJ13 HL02 HL03 HL04 HL06
HL11 HL23 NN02 NN03 NN16
NN23 NN24 NN34 NN35 NN40
NN72 NN73 PP03 PP35 QQ08
QQ12

THIS PAGE BLANK (USPTO)